



Χρήση των FPGA's και της γλώσσας VHDL, για την κατανόηση της μετατροπής δυαδικών bits, σε δεκαδικούς αριθμούς ή χαρακτήρες και προβολή τους σε οθόνη

Βασιλική Βαλκάνη

Μαθήτρια Γ' Τάξης , Μουσικό Σχολείο Σερρών

Ευάγγελος Δημητριάδης (ΠΕ86)
edimitriad@sch.gr

Περίληψη

Στην παρούσα εργασία επιτυγχάνεται η μετατροπή δυαδικών bits, σε δεκαδικούς αριθμούς ή χαρακτήρες. Επίσης γίνεται προβολή αυτών σε οθόνη επτά τομέων (seven segment display). Η επιλογή του αριθμού ή του χαρακτήρα που θα εμφανιστεί γίνεται με την χρήση τεσσάρων διακοπών οι οποίοι και λειτουργούν ως είσοδος στο πρόγραμμά μας. Το πρόγραμμα είναι γραμμένο σε γλώσσα περιγραφής υλικού (VHDL) και χρησιμοποιούμε συγκεκριμένο Field Programmable Gate Array (FPGA), στην οθόνη του οποίου προβάλλονται τα αποτελέσματα. Το project που δημιουργήσαμε μπορεί να χρησιμοποιηθεί στην σχολική τάξη, με σκοπό την κατανόηση από τους μαθητές, της μετατροπής δυαδικών bits σε δεκαδικούς αριθμούς ή χαρακτήρες, καθώς και του τρόπου αναπαράστασης αυτών σε οθόνη.

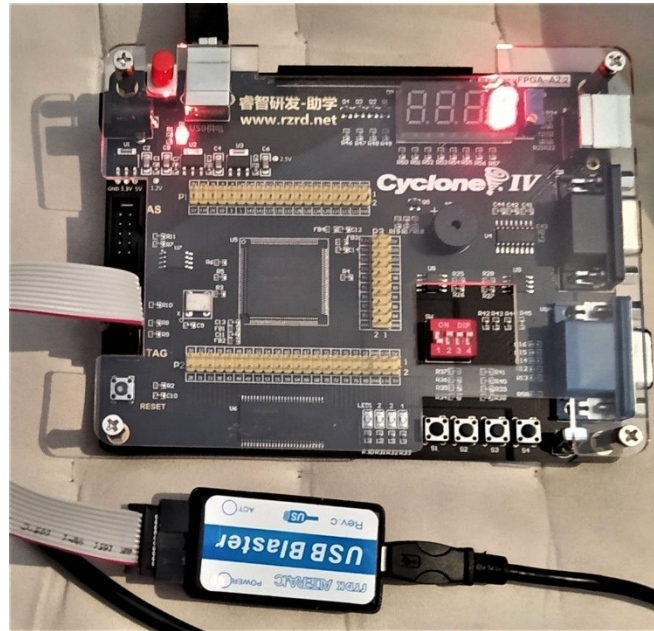
Λέξεις κλειδιά: Γλώσσα προγραμματισμού VHDL, FPGA's, μετατροπή δυαδικών bits σε δεκαδικούς ή χαρακτήρες, αναπαράσταση σε οθόνη.

1. Εισαγωγή

Η VHDL είναι μία γλώσσα περιγραφής υλικού (Hardware Description Language), που χρησιμοποιείται για την ανάπτυξη ολοκληρωμένων ψηφιακών κυκλωμάτων και συστημάτων. Ο κώδικας VHDL αποτελεί τον βασικό τύπο αρχείου που δέχονται ως είσοδο τα λογισμικά ψηφιακής σχεδίασης κυκλωμάτων (Computer Aided Design ή CAD), για τη δημιουργία σύνθετων ολοκληρωμένων κυκλωμάτων. Η γλώσσα VHDL χρησιμοποιείται ευρύτατα για την περιγραφή και υλοποίηση ψηφιακών συστημάτων σε FPGAs (Field Programmable Gate Arrays-Διατάξεις πυλών προγραμματιζόμενες στο πεδίο).

2. Υλικό και λογισμικό

Στην εργασία μας χρησιμοποιήσαμε το FPGA RZ Easy A2.2 γενιάς Cyclone IV, της εταιρίας Altera, το οποίο φαίνεται παρακάτω στο σχήμα1.



Σχήμα1: Το FPGA RZ Easy A2.2 γενιάς Cyclone IV της εταιρίας Altera, το οποίο χρησιμοποιήσαμε.

Το εργαλείο το οποίο χρησιμοποιήσαμε για την συγγραφή προγραμμάτων στην γλώσσα VHDL, είναι το **Quartus Prime** της εταιρίας Intel.

Η VHDL διαφέρει από τις συμβατικές γλώσσες κατά το ότι δεν προορίζεται να περιγράψει λειτουργίες που εκτελούνται σειριακά, η μία μετά την άλλη. Κάθε πρόταση ή τμήμα κώδικα περιγράφει λειτουργίες, οι οποίες παράγουν αποτελέσματα σε συγχρονισμό με άλλες παράλληλες λειτουργίες. Τα αποτελέσματα της προσομοίωσης παράγονται με βάση αυστηρές χρονικές προδιαγραφές σε διάφορα σημεία του κυκλώματος και εν τέλει στις εξόδους.

Μετά την συγγραφή του, το πρόγραμμα μεταγλωττίζεται και διορθώνονται πιθανά συντακτικά λάθη.

Ακριβώς πριν την μεταγλώττιση επιλέγεται το συγκεκριμένο FPGA που θα χρησιμοποιηθεί, μιας και το κάθε ένα έχει άλλους ακροδέκτες (pins), οι οποίοι θα αποτελέσουν τις εισόδους και εξόδους του κυκλώματος που θα σχεδιαστεί.

3. Η διαδικασία ολοκλήρωσης της εργασίας μας

Στο αρχικό στάδιο της εργασίας μας, έγινε η εξοικείωση με το περιβάλλον Quartus, την γλώσσα VHDL και το συγκεκριμένο FPGA.

Στην συνέχεια θυμηθήκαμε τις γνώσεις της Β' Γυμνασίου, σχετικά με την αναπαράσταση αριθμών και χαρακτήρων, χρησιμοποιώντας το δυαδικό σύστημα.

Για να αναπαραστήσουμε τους αριθμούς από 0-9 χρησιμοποιήσαμε 4bits, όσοι και οι διακόπτες εισόδου της συγκεκριμένης πλακέτας.

Βασίζομαστε λοιπόν στην λογική χρήσης δυνάμεων του 2, οι οποίες αυξάνουν από δεξιά προς τα αριστερά κατά 1.

Έτσι έχουμε τις αντίστοιχες δυνάμεις για τα 4 bits: 2^3 2^2 2^1 2^0 , οι οποίες αντιστοιχούν στους ακέραιους 8 4 2 1.

Σε όποιο bit έχω δυαδικό 1, συμπεριλαμβάνω στο τελικό άθροισμα τον αντίστοιχο ακέραιο π.χ. αν θέλω να αναπαραστήσω τον αριθμό 9 του δεκαδικού στο δυαδικό, αυτός αναπαρίσταται με το 1001.

Αν θέλω να αναπαραστήσω το 4, αυτό αναπαρίσταται στο δυαδικό με το 0100. Με παρόμοιο τρόπο γίνεται η αναπαράσταση και των υπολοίπων από το 0-9.

Στη συνέχεια συντάχθηκε το πρόγραμμα σε VHDL, μέρος του οποίου φαίνεται στο σχήμα 2.

Στο δεξί μέρος του σχήματος φαίνεται ο αριθμός ή ο χαρακτήρας που θέλουμε να αναπαραστήσουμε.

Αμέσως μετά είναι ο συνδυασμός των bits (άρα και των διακοπών εισόδου) που χρησιμοποιούμε.

Τέλος αριστερά φαίνεται ο συνδυασμός των bits τα οποία, μέσω του προγράμματός μας, θα σταλούν στο στοιχείο απεικόνισης (segment display), για να ανάψουν ή όχι τα αντίστοιχα στοιχεία έτσι ώστε να απεικονιστεί σωστά ο αριθμός ή ο χαρακτήρας.

Αξίζει να σημειώσουμε εδώ ότι κάθε μονάδα απεικόνισης (digital tube), περιέχει επτά τομείς (seven segment display), ο καθένας από τους οποίους πρέπει να πάρει εντολή να ανάψει ή όχι, όπως φαίνεται στο παρακάτω σχήμα 3.

Προσέξτε ότι οι επτά τομείς ξεκινούν από το a και τελειώνουν στο g και στην αναπαράσταση του σχήματος 2 τέρμα αριστερά, διαβάζονται από δεξιά προς τα αριστερά π.χ. στην πρώτη αναπαράσταση που αντιστοιχεί στο 0 του δεκαδικού, δηλαδή το 0000 του δυαδικού τα a, b, c, d, e, f τμήματα παίρνουν 0 και μόνο το g παίρνει 1. Αν λάβουμε υπόψη και την τεχνολογία active low (ενεργό χαμηλά, δηλαδή ανάβει όταν έχει δυαδικό 0),

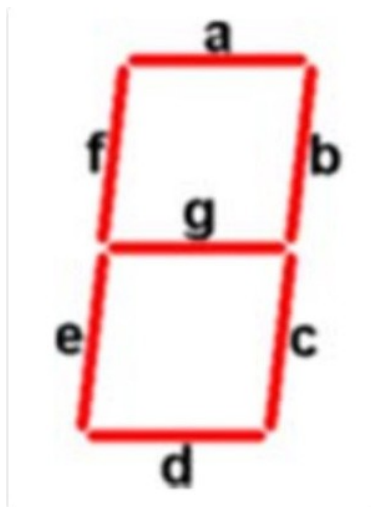
```
WITH c SELECT
ex1<= "1000000" when "0000", -- 0,
      "1111001" when "0001", -- 1
      "0100100" when "0010", -- 2
      "0110000" when "0011", -- 3
      "0011001" when "0100", -- 4
      "0010010" when "0101", -- 5
      "0000010" when "0110", -- 6
      "1111000" when "0111", -- 7
      "0000000" when "1000", -- 8
      "0010000" when "1001", -- 9
      "0001000" when "1010", -- a
      "0000011" when "1011", -- b
      "1000110" when "1100", -- c
      "0100001" when "1101", -- d
      "0000110" when "1110", -- e
      "0001110" when others; -- f
```

Σχήμα2: Μέρος του προγράμματος που χρησιμοποιήσαμε, σε γλώσσα VHDL

την οποία χρησιμοποιεί το συγκεκριμένο FPGA, αυτό σημαίνει πως θα ανάψουν στην περίπτωση αναπαράστασης του δεκαδικού 0, όλοι τομείς εκτός του g, σχηματίζοντας με επιτυχία το 0 (μηδέν).

Παρόμοια λογική ακολουθείται και για τους υπόλοιπους αριθμούς και τους χαρακτήρες.

Αξίζει επίσης να αναφερθεί πως η βασική δομή που χρησιμοποιήθηκε στο πρόγραμμά μας στην VHDL, είναι η πολλαπλή επιλογή, όπως φαίνεται στο σχήμα 2.



Σχήμα3: Στοιχείο απεικόνισης με επτά τομείς (a,b,c,d,e,f,g)

Ένας κατατοπιστικός και επεξηγηματικός οδηγός για την εργασία μας, φαίνεται στο βίντεο που ακολουθεί:
<https://www.youtube.com/watch?v=0yhULeB0fBY>

4. Συμπεράσματα

Συμπερασματικά πρέπει να αναφέρουμε, πως η εργασία μας έγινε δεκτή με μεγάλο ενδιαφέρον από τους μαθητές στους οποίους παρουσιάστηκε, βοηθώντας τους να θυμηθούν όσα έμαθαν για την αναπαράσταση των δεκαδικών και των χαρακτήρων στο δυαδικό σύστημα. Τα καινούρια που γνώρισαν ήταν ο τρόπος απεικόνισης αυτών των αριθμών ή χαρακτήρων σε οθόνη επτά τομέων, καθώς επίσης και η γλώσσα VHDL, σε συνδυασμό με τα FPGA's και το λογισμικό Quartus.

5. Βιβλιογραφία

1. Καλόμοιρος Ι. (2022). *Εισαγωγή στη γλώσσα VHDL, Διεθνές Πανεπιστήμιο Ελλάδος*.